MBP-light 使用クラスタボードにおける
メンテナンス・インタフェース (MBIF-v0.5.0)

久我 守弘

1998 年 6 月 24 日 (水)

1 構成

MBP-light とメンテナンス・コントローラ (MC) を接続する場合，QuickLogic のチップ 1 つと数個のバスバッファを使用した MBIF(Maintenance Bus InterFace) を設け，MC とは point-to-point で接続するように設計する．メンテナンスの柔軟性を得るために 1 つの MC から接続できるクラスタ数は 4(1 きょう体) 単位とし，JUMP-1 の最小構成につきひとつの MC を接続する．メンテナンス・システムの全体構成は図 1のようになる．メンテナンス用ホストとしては汎用の PC/AT を使用し，拡張の際には 10base-T により接続する。複数台ある PC/AT のうち 1 台が全体のメンテナンスの管理を行うようにする。

運用時には、図 2の形態を採り対処する。ISA バスを使用した双方向パラレルインタフェースを介してデータ転送を行う。

2 MBIF インタフェース

2.1 MBIF — MC 間インタフェース

MBP-light と MC 間のインタフェース (MBIF) は図 3に示すような構成を採る．MBIF と MC 間の信号は 8 本のデータ (X_MDATA[7..0])，および，6 本のコントロール信号 (X_REQ, X_ACK, X_STB, X_RDY, X_COM, X_INTRQ_MA) がある．MBIF を提供する QuickLogic のシンクドライブ能力は 12mA であるため，そのままフラットケーブルで延長するのは無理である．そこで，双方向バッファのためのオープンコレクタドライバ AS760(64mA シンク) およびシュミット入力レシーバ LS541 を配置する。終端は 330/220 オームを両端に使用する。なお、方向制御は MBIF — MC 間インタフェースのプロトコルによる。

上記信号以外にリセット (X_MRESET) とクロック (MCLK, 12.5MHz) の 2 本の信号を設ける。クラスタボードから MC 用インタフェース・コネクタに出すべき信号を表 1に示す．コネクタとしては，((8 (データ) + 6(通信ポート制御) + 2 (リセット、クロック))(信号本数) + 1 (グランド)) × 2 (ツイストペア) = 34 (本) とする．リセット信号については 1 本備えているが，これは、MBIF — MC 間インタフェース間のプロトコルに矛盾が生じた場合のリセットとして使用するもので、パワーオンリセットとは異なる．ケーブルは 34 ピンフラットケーブル (1.27 ピッチの標準ケーブル) を利用する．コネクタの端子割り当ては表 2の通りである[1]．

2.2 MBIF — MBP-light 間インタフェース

基本的に MBP-light 用ローカルバスに直接接続する。

---

[1] ハンドシェイク信号の意味を v0.4.0 版から変更された．

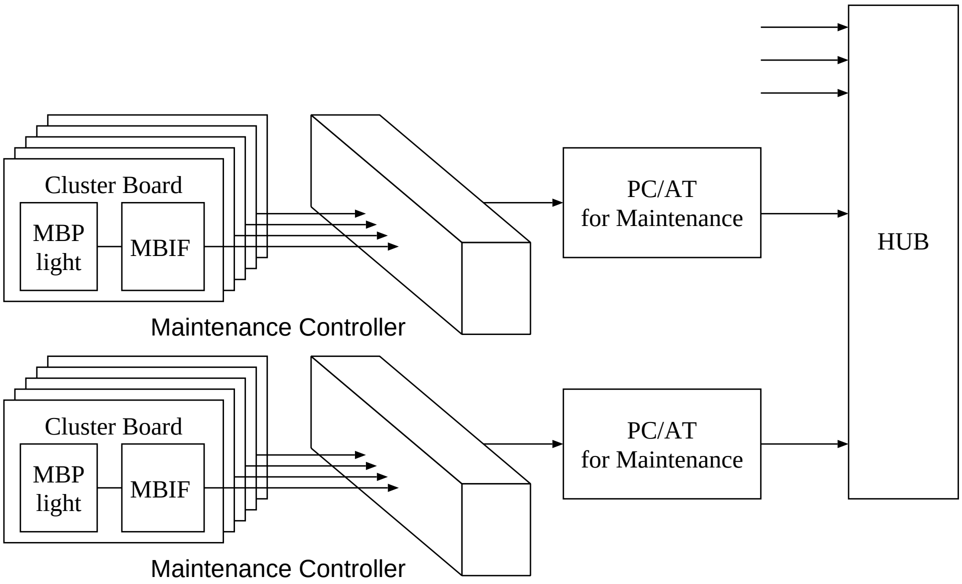


図 1: メンテナンス・システム全体構成

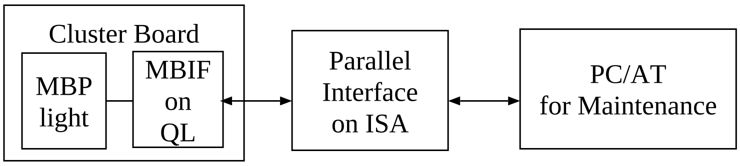


図 2: メンテナンス・システム最小構成

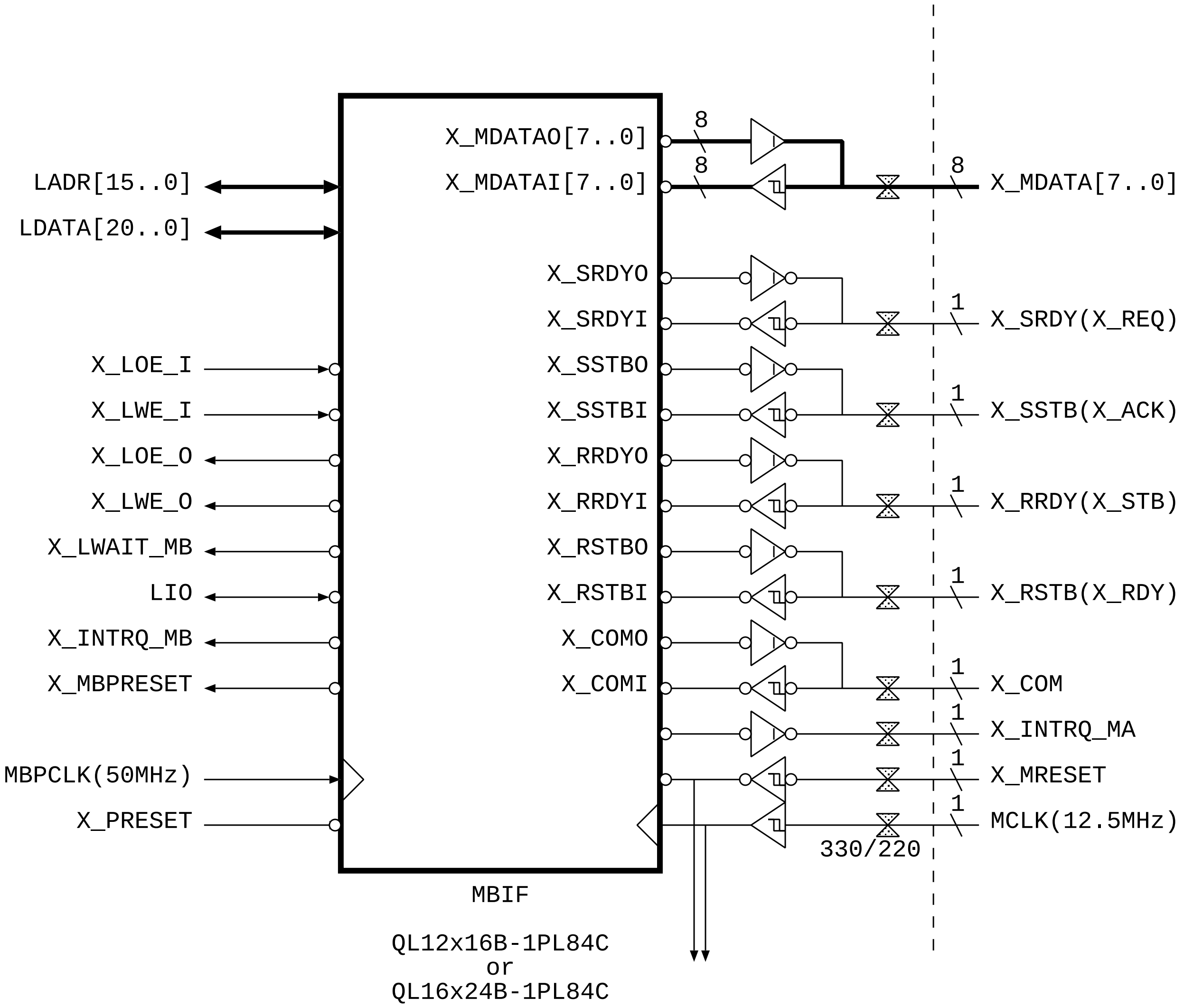


図 3: メンテナンス・インタフェース概要

表 1: MBIF コネクタの信号一覧

信号名	信号本数	記述
X_MDATA	8	双方向，OC，負論理．データライン．
X_SRDY (旧 X_REQ)	1	出力， OC，負論理．MBIF から MC へ送るデータが在ることを MC へ知らせる信号．
X_SSTB (旧 X_ACK)	1	入力， OC，負論理．MC がデータを受け取ったことを MBIF へ知らせる信号．
X_RRDY (旧 X_STB)	1	入力， OC，負論理．MC から MBIF へ送るデータが在ることを MC へ知らせる信号．
X_RSTB (旧 X_RDY)	1	出力， OC，負論理．MBIF がデータを受け取ったことを MC へ知らせる信号．
X_COM	1	双方向，OC，負論理．データラインの情報がコマンドであることを示す。
X_INTRQ_MA	1	出力， OC，負論理．MBP-light から MC へ割り込みをかける際に使用する．
X_MRESET	1	入力， OC．負論理．MC からのリセット。MBIF — MC 間インタフェース間のプロトコルに矛盾が生じた場合のリセットとして使用する
MCLK	1	入力，OC． 負論理．クロック。12.5MHz

表 2: MBIF コネクタの信号割当て

信号名	コネクタ端子番号
MCLK	2
X_MRESET	6
X_SRDY (旧 X_REQ)	8
X_SSTB (旧 X_ACK)	10
X_RRDY (旧 X_STB)	12
X_RSTB (旧 X_RDY)	14
X_COM	16
X_INTRQ_MA	18
X_MDATA0	20
X_MDATA1	22
X_MDATA2	24
X_MDATA3	26
X_MDATA4	28
X_MDATA5	30
X_MDATA6	32
X_MDATA7	34
GND	4 および奇数番号ピン

表 3: MBIF — MBP-light 間信号一覧

信号名	信号本数	記述
LDATA	21	双方向，正論理．データライン．
LADR	16	双方向，正論理．アドレスライン
X_LOE_I	1	入力， 負論理．出力イネーブル (MBP-lignt が MBIF をアクセスする際に使用)
X_LWE_I	1	入力， 負論理．書込みイネーブル (MBP-lignt が MBIF をアクセスする際に使用)
X_LOE_O	1	出力， 負論理．出力イネーブル (MBIF がメモリアクセスする際に使用．初期化モード時のみ)
X_LWE_O	1	出力， 負論理．書込みイネーブル (MBIF がメモリアクセスする際に使用．初期化モード時のみ)
X_LWAIT_MB	1	出力， 負論理．ウェイト信号
LIO	1	入出力，正論理，I/O 空間のアクセスであることを示す
X_INTRQ_MB	1	出力， 負論理．MBP-light への割り込み信号
X_MBPRESET	1	出力， 負論理．MBP-light 専用リセット信号
MBPCLK	1	入力， 正論理．クロック (50MHz)
X_PRESET	1	入力． 負論理．MBIF のパワーオンリセット

3 MBIF(QuickLogic) の内部

MBIF のほとんどの機能は QuickLogic 内にある。主なユニットとしては、データ転送を行う際のデータレジスタ、MBP-light メモリを初期化する際に必要なアドレスを生成するアドレスレジスタ、各種コマンドレジスタやステータスレジスタ等を含むコントローラから成る。図 4に MBIF 内部構成の概要を示す．ユーザから見えるレジスタとして以下のものがある．

LAR : ローカルバス用アドレスレジスタ．

LDR : ローカルバス用データレジスタ．

LCR : ローカルバス用コマンドレジスタ．

LSR : ローカルバス用ステータスレジスタ．

MDRO : メンテナンス用データレジスタ．(MBIF から MC へ)

MDRI : メンテナンス用データレジスタ．(MC から MBIF へ)

MCR : メンテナンス用コマンドレジスタ．

MSR : メンテナンス用ステータスレジスタ．

3.1 MBIF の動作

MBIF は大きく分けて 2 つの機能を提供する。

- ブート時の MBP-light 用メモリの初期化
- メンテナンス作業

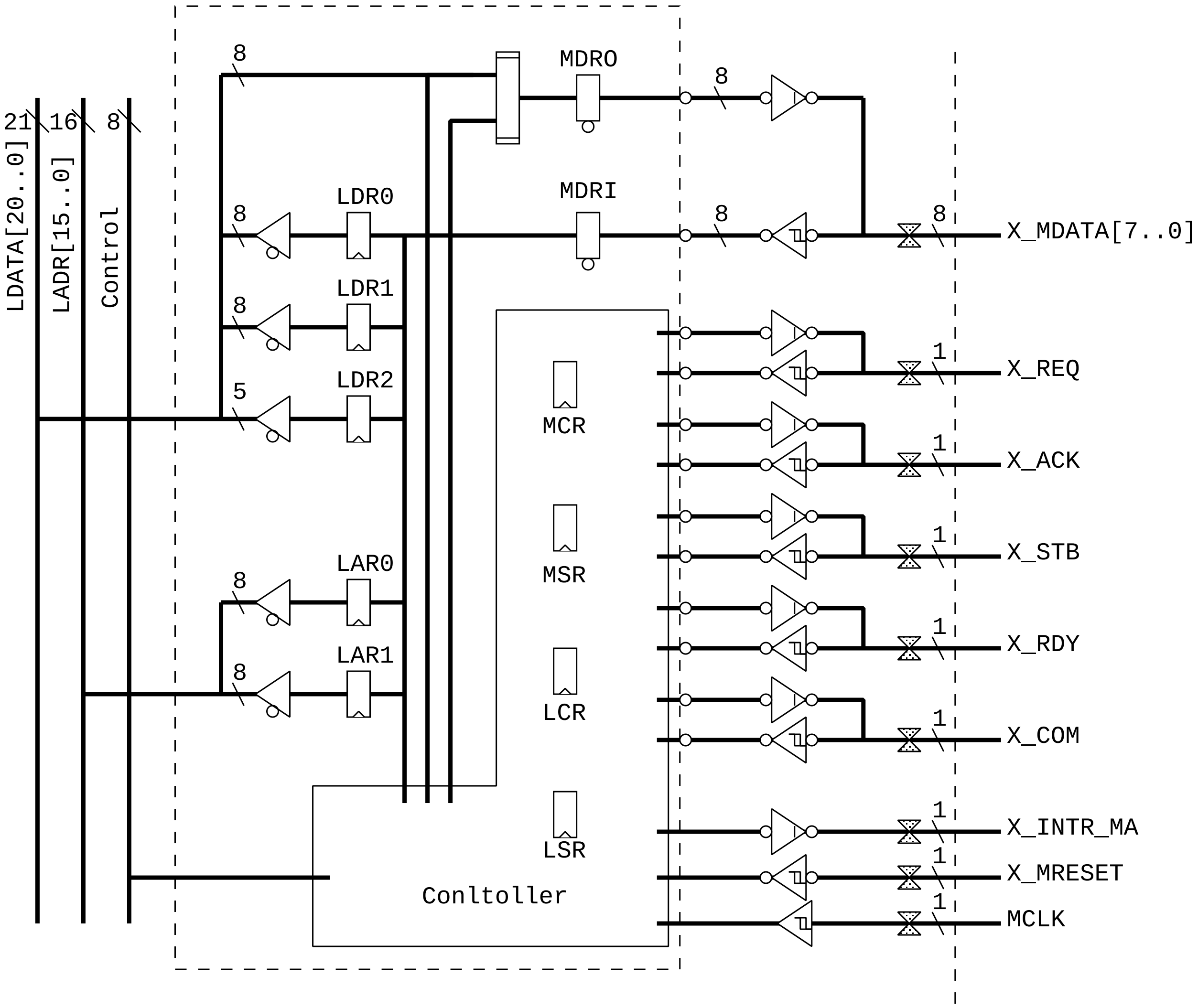


図 4: MBIF(QuickLogic) 内部の概要

表 4: QuickLogic チップへの信号割当て

MBP-light – MBIF 間

信号名	コネクタ端子番号
LDATA[20–00]	13, 12, 11, 10, 9, 8, 7, 6, 5, 3, 2, 1, 84, 83, 81, 80, 79, 78, 77, 76, 75
LADR[16–00]	35, 34, 33, 32, 31, 30, 29, 28, 27, 26, 20, 18, 17, 16, 15, 14
X_LOE_I	21
X_LWE_I	23
X_LOE_O	36
X_LWE_O	37
X_LWAIT_MB	38
LIO	39
X_INTRQ_MB	41
X_MBPRESET	42
MBPCLK	22
X_PRESET	24

MBIF – MC 間

信号名	コネクタ端子番号	備考
X_MDATAI[7..0]	43, 44, 45, 47, 48, 49, 50, 51	
X_MDATAO[7..0]	52, 53, 54, 55, 56, 57, 58, 59	
X_SRDYI (旧 X_REQI)	68	(QL 内部では未使用)
X_SRDYO (旧 X_REQO)	74	
X_SSTBI (旧 X_ACKI)	65	
X_SSTBO (旧 X_ACKO)	73	(実際は未使用．常に High にしておく．)
X_RRDYI (旧 X_STBI)	63	
X_RRDYO (旧 X_STBO)	72	(実際は未使用．常に High にしておく．)
X_RSTBI (旧 X_RDYI)	62	(QL 内部では未使用)
X_RSTBO (旧 X_RDYO)	71	
X_COMI	60	
X_COMO	70	
X_INTRQ_MA	69	
MCLK	64	
X_MRESET	66	

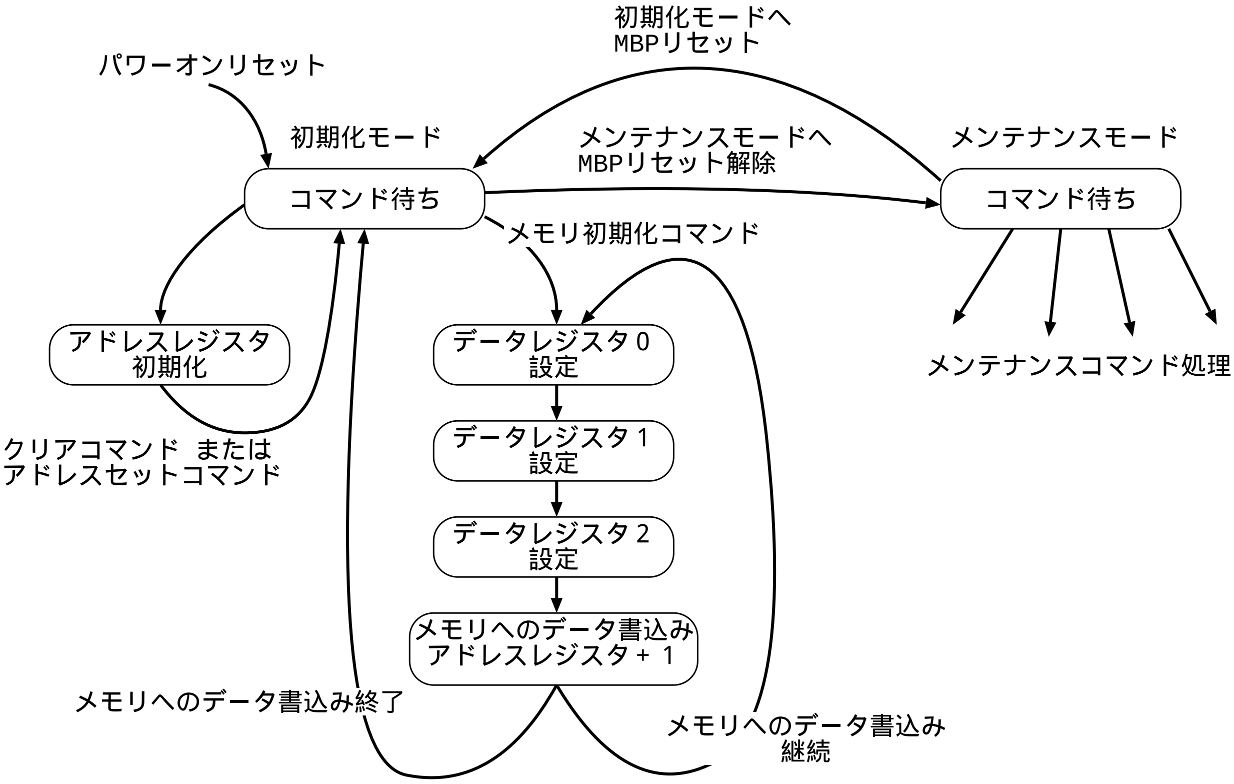


図 5: MBP-light メモリの初期化動作

3.1.1 MBP-light 用メモリの初期化

MBIF はパワーオンリセット後、以下のような状態遷移を行いながら、MBP-light 用メモリの初期化を行う。

1. パワーオンリセット後、MBIF は MBP-light のリセットをかけた状態にした後、コマンド待ち状態に入る。
2. メンテナンス側からアドレスレジスタの初期化コマンドを送りアドレスレジスタの初期化を行う。アドレスレジスタ初期化のためのコマンドとしては、クリアとアドレスセットの 2 つのコマンドを提供する。
3. データ転送コマンドを送り、データ転送を開始する。データ転送コマンド送出後は、メモリに書き込みべきデータを下位バイトから順に転送し 21 ビット (3 バイト) 転送後、MBIF 内のコントローラが自動的にメモリにデータを書き込む。書き込み後アドレスレジスタは自動的にインクリメントされる。続けてデータを書き込む場合は書き込むべきデータを、書き込みを終了する場合は転送終了コマンドを送る。データ終了コマンドを送出した場合は、MBP-light のリセットを解除した後コマンド待ち状態に入る。
4. MBP のローカルメモリにデータを転送した後、MBP-light を動作状態に変更する .

3.1.2 メンテナンス作業

メンテナンス作業のために、MBP-light から MC へ、または MC から MBP-light へどちらからでもデータを転送することが可能である。データラインは双方向であるため、一時期にはどちらかしかデータを転送することができない。データを送出可能な側はトークンを持っている必要がある。MBP-light のメモリ初期化後には MC 側にトークンがあり、MC 側からはいつでもデータを転送することが可能である。

データの転送には、ポーリング型と割り込み型がある。

ポーリング型 ：MC が MBIF にデータを転送した後、MBP-light はそのデータをポーリングで読む。当然ながら、MBP-light のプログラムにポーリングのための命令を組み込んでおく必要がある。具体的には MC 用および MBP-light 用にそれぞれステータスレジスタ (MSR および LSR) を用意しておき，転送すべき新しいデータが転送用のデータレジスタに格納された際に，その情報がステータスレジスタに現れるようにしておく．つまり，ステータスレジスタの内容を確認することで，でーたの転送を行う．

割り込み型 ：MC が MBIF にデータ転送をするに先立ち、MBP-light へ割り込み要求を出力するようにする。この割り込み要求により MBP-light をいつでもメンテナンス作業に仕向けることができる。割込み後のデータ転送手順については，前もって決めておく必要がある．

4 MBIF のコマンド

MBIF のコマンドは MC 側からのコマンドと MBP-light 側からのコマンドの 2 種類に分けられる．また，MC 側からのコマンドでは，初期化モード時用のコマンドとメンテナンスモード時のコマンドの 2 種類に分けられる．

4.1 MC からのコマンド

まず，MC 側からのコマンドを下表に示す．コマンドは 8 ビットであり，X_MDATA の 8 ビットを介して送られるが，データとコマンドを明確に識別するため，コマンドの場合は X_COM を有効する．コマンドによっては、さらにデータを要求するが，その場合 X_COM は有効にしない．また，コマンドの第 7 ビット目が “0” の時は初期化モードのコマンド，“1” の時はメンテナンスモードのコマンドを表す．なお，動作モードが異なるコマンドを発行しても無効である．

MC から MBIF へのコマンド (初期化モード :その 1)

コマンド名	ビットパターン	説明
アドレスレジスタクリア	1 0000 0000	ローカルバス用のアドレスレジスタ (LAR) をクリア (all 0) する．
アドレスレジスタ初期化	1 0000 0001	ローカルバス用のアドレスレジスタ (LAR) を任意の値で初期化する．初期化するデータは下位バイト，上位バイトの順にコマンドに引続き 2 バイト転送する．
アドレスレジスタ+1	1 0000 0010	ローカルバス用のアドレスレジスタ (LAR) を+1 する．
データレジスタクリア 1	1 0000 0100	ローカルバス用のデータレジスタ (LDR) をクリア (all 0) する．
データレジスタクリア 2	1 0000 0101	ローカルバス用のデータレジスタ (LDR) をクリア (all 0) する．また，LSR の LDR enable を有効にする．
データレジスタ初期化 1	1 0000 0110	ローカルバス用のデータレジスタ (LDR) を任意の値で初期化する．初期化するデータは下位バイト，中位バイト，上位バイトの順にコマンドに引続き 3 バイト転送する．なお，上位バイトは下位 5 ビットのみが有効．(データは 21 ビットであるため)
データレジスタ初期化 2	1 0000 0111	ローカルバス用のデータレジスタ (LDR) を任意の値で初期化する．初期化するデータは下位バイト，中位バイト，上位バイトの順にコマンドに引続き 3 バイト転送する．なお，上位バイトは下位 5 ビットのみが有効．(データは 21 ビットであるため) また，LSR の LDR enable を有効にする．
ローカルメモリライト 1	1 0000 1000	ローカルバス用のアドレスレジスタ (LAR) が持つアドレスへローカルバス用のデータレジスタ (LDR) の内容を書込む．
ローカルメモリライト 1+	1 0000 1001	ローカルバス用のアドレスレジスタ (LAR) が持つアドレスへローカルバス用のデータレジスタ (LDR) の内容を書込む．書込み後，アドレスレジスタを+1 する．
ローカルメモリライト 2	1 0000 1010	ローカルバス用のアドレスレジスタ (LAR) が持つアドレスへ必要回数だけ任意のデータを書込む．データは下位バイト，中位バイト，上位バイトの順にコマンドに引続き 3 バイト× n 回転送する．21 ビットのデータをローカルメモリに書込む毎にアドレスレジスタは+1 される．書き込み終了は，任意の時点でキャンセルコマンド (1 1111 1111) を転送することで MBIF に知らせる．

MC から MBIF へのコマンド (初期化モード :その 2)

コマンド名	ビットパターン	説明
ローカルメモリリード 0	1 0001 0000	ローカルバス用のアドレスレジスタ (LAR) が持つアドレスの下位データを MDRO レジスタへ書込む．
ローカルメモリリード 1	1 0001 0001	ローカルバス用のアドレスレジスタ (LAR) が持つアドレスの中位データを MDRO レジスタへ書込む．
ローカルメモリリード 2	1 0001 0010	ローカルバス用のアドレスレジスタ (LAR) が持つアドレスの上位データを MDRO レジスタへ書込む．
ローカルメモリリード 3	1 0001 0100	ローカルバス用のアドレスレジスタ (LAR) が持つアドレスのデータを下位，中位，上位の順に MC へ転送する．
ローカルメモリリード 3	1 0001 0101	ローカルバス用のアドレスレジスタ (LAR) が持つアドレスのデータを下位，中位，上位の順に MC へ転送する．転送後アドレスレジスタを+1 したのち，さらにデータ転送を続ける．転送の終了は，MC からキャンセルコマンドを発行する必要がある．
MSR のリード	1 0100 0000	MC 用ステータスレジスタのリード．1 バイト MC へデータ転送を行う．
MDRO のリード	1 0100 0001	MBIF から MC へのデータ転送用レジスタのリード．1 バイト MC へデータ転送を行う．
割込みの非許可	1 0110 0000	MBIF から MC への割込みを非許可にする．(ポーリングモード)
割込みの許可	1 0110 0001	MBIF から MC への割込みを許可する．(割込みモード)
メンテナンスモードへの移行	1 0111 1110	MBP-light のリセットを解除してメンテナンスモードに移行する．
コマンドキャンセル	1 0111 1111	初期化モードにおいて実行中のコマンドをキャンセルして，MBIF の内部状態を初期化コマンド待ち状態へ遷移させる．

MC から MBIF へのコマンド (メンテナンスモード)

コマンド名	ビットパターン	説明
データレジスタクリア 1	1 1000 0100	ローカルバス用のデータレジスタ (LDR) をクリア (all 0) する．
データレジスタクリア 2	1 1000 0101	ローカルバス用のデータレジスタ (LDR) をクリア (all 0) する．また，LSR の LDR enable を有効にする．
データレジスタ初期化 1	1 1000 0110	ローカルバス用のデータレジスタ (LDR) を任意の値で初期化する．初期化するデータは下位バイト，中位バイト，上位バイトの順にコマンドに引続き 3 バイト転送する．なお，上位バイトは下位 5 ビットのみが有効．(データは 21 ビットであるため)
データレジスタ初期化 2	1 1000 0111	ローカルバス用のデータレジスタ (LDR) を任意の値で初期化する．初期化するデータは下位バイト，中位バイト，上位バイトの順にコマンドに引続き 3 バイト転送する．なお，上位バイトは下位 5 ビットのみが有効．(データは 21 ビットであるため) また，LSR の LDR enable を有効にする．
MSR のリード	1 1100 0000	MC 用ステータスレジスタのリード．1 バイト MC へデータ転送を行う．
MDRO のリード	1 1100 0001	MBIF から MC へのデータ転送用レジスタのリード．1 バイト MC へデータ転送を行う．
割込みの非許可	1 1110 0000	MBIF から MC への割込みを非許可にする．(ポーリングモード)
割込みの許可	1 1110 0001	MBIF から MC への割込みを許可する．(割込みモード)
MBP-light への割込み解除	1 1110 0010	MC から MBIF への割込みを解除する．
MBP-light への割込み要求	1 1110 0011	MC から MBIF への割込みを要求する．
初期化モードへの移行	1 1111 1110	MBP-light をリセットして初期化モードに移行する．
コマンドキャンセル	1 1111 1111	メンテナンスモードにおいて実行中のコマンドをキャンセルして，MBIF の内部状態をメンテナンスコマンド待ち状態へ遷移させる．

また，ステータスレジスタ (MSR) の内容は以下の通り．

ステータスレジスタ (MSR) の内容

ビット位置	説明
第 0 ビット (MDRO enable)	データ転送用レジスタ (MDRO) に新しいデータが格納されていることを示す．
第 1 ビット (Interrupt request)	MBP-light から割り込み要求があることを示す．INTRQ_MA 信号と同じ．
第 2 ビット (LDR not empty)	LDR に書込んだデータを MBP がまだ読出していないことを示す．
第 3 ビット	未定
第 4 ビット	未定
第 5 ビット	未定
第 6 ビット (M Busy)	MBIF が MC 側からのコマンド処理中であることを示す．
第 7 ビット (L Busy)	MBIF が LBP 側からのコマンド処理中であることを示す．

4.2 MBP-light からのコマンド

MBP-light から MBIF へのコマンドはコマンドレジスタ (LCR) へ書込むことで発行できる．また MBIF の状態はステータスレジスタ (LSR) を読み込むことで知ることができる．MBP-light から MC へのデータ転送は下位 8 ビットのみを転送用データレジスタ (MDRO) を介して伝えられる．また，MC からのデータは転送用データレジスタ (LDR) を読むことで伝えられる．

これらの 4 つのレジスタは，MBP-light から見ると I/O に接続されたレジスタとして参照することができる．

アドレス	リード/ライト	説明
XXX0	リード	MC から MBP-light へのデータ転送レジスタ (LDR) のリード．
XXX0	ライト	MBP-light から MC へのデータ転送用レジスタ (MDRO) へのライト．転送できるデータサイズは，下位 8 ビットのみ．
XXX1	リード	MBIF から MBP-light へのステータスレジスタの読込み．(8 ビット)
XXX1	ライト	MBP-light から MBIF へのコマンドの書込み．(8 ビット)

MBP-light から MBIF へのコマンドは以下の通り．

MBP-light から MBIF へのコマンド (メンテナンスモード)

コマンド名	ビットパターン	説明
割込みの非許可	1110 0000	MBIF から MBP-light への割込みを非許可にする．(ポーリングモード)
割込みの許可	1110 0001	MBIF から MBP-light への割込みを許可する．(割込みモード)
MC への割込み解除	1110 0010	MBP-light から MC への割込みを解除する．
MC への割込み要求	1110 0011	MBP-light から MC への割込みを要求する．
初期化モードへの移行	1111 1110	MBP-light をリセットして初期化モードに移行する．
コマンドキャンセル	1111 1111	メンテナンスモードにおいて実行中のコマンドをキャンセルして，MBIF の内部状態をメンテナンスコマンド待ち状態へ遷移させる．

また，ステータスレジスタの内容は以下の通り．

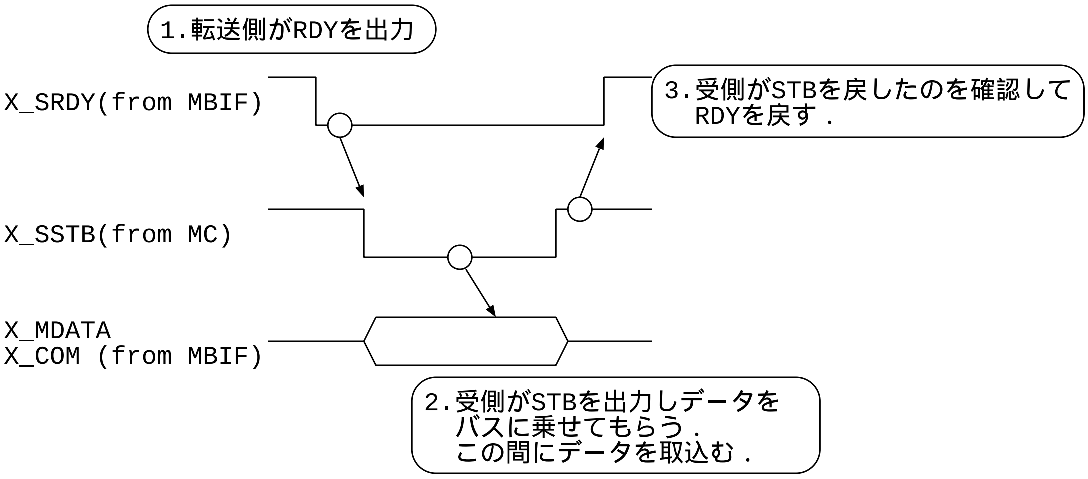
ステータスレジスタ (LSR) の内容

ビット位置	説明
第 0 ビット (LDR enable)	データレジスタに新しいデータが格納されていることを示す．
第 1 ビット (Interrupt request)	MC から割り込み要求があることを示す．INTRQ_MB 信号と同じ．
第 2 ビット (MDRO not empty)	MDRO に書込んだデータを MC がまだ読出していないことを示す．
第 3 ビット	未定
第 4 ビット	未定
第 5 ビット	未定
第 6 ビット (M Busy)	MBIF が MC 側からのコマンド処理中であることを示す．
第 7 ビット (L Busy)	MBIF が LBP 側からのコマンド処理中であることを示す．

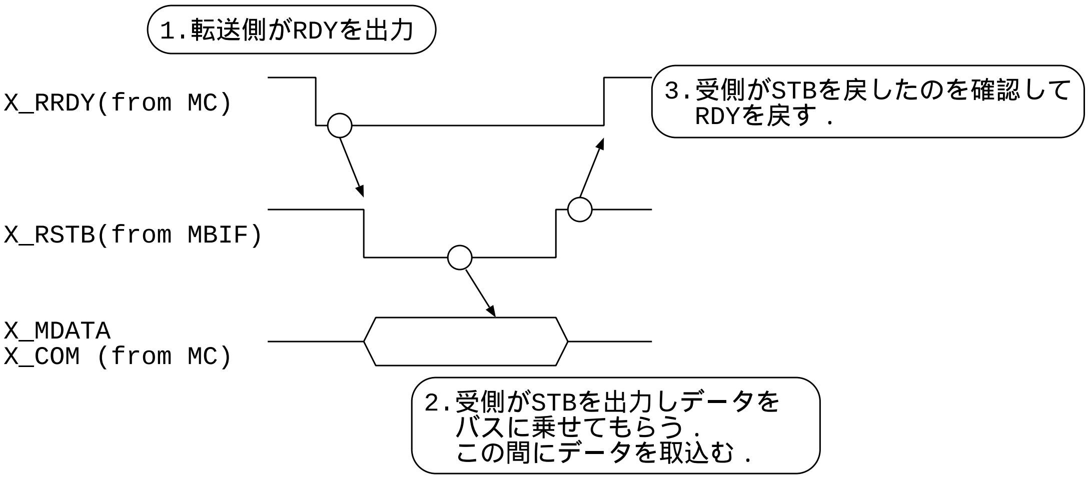
5　インタフェースのタイミング

5.1　MC — MBIF 間の転送タイミング

基本的にはX_COMとX_MDATAの9ビットデータラインと4本のハンドシェークを用いる一般的な双方向インタフェースである．RDYおよびSTBは非同期でも同期でも良い．ケーブルやドライバ等を考慮すると，転送速度は2~3MB/sec程度とした方が無難だろう．データ転送のタイミングは以下の通りである[2]．



(a) MBIFからMCへのデータ転送



(b) MCからMBIFへのデータ転送

図6: MC — MBIF 間転送タイミング

---

[2] 詳細な詰めはもう少し必要．